Argomenti di Studio

Corrado Santoro

Corso di Architettura degli Elaboratori

- **Sistemi di numerazione:** Numerazione binaria; numerazione esadecimale; conversione binario-decimale e decimale-binario; conversione binario-esadecimale e esadecimale-binario; somma binaria.
- Rappresentazione dell'informazione: bit, byte, word, double word; rappresentazione degli interi positivi a n-bit; rappresentazione in complemento a 2 a n-bit; rappresentazione a virgola fissa; rappresentazione a virgola mobile; rappresentazione ASCII.
- Algebra booleana: definizione; somma logica; prodotto logico; inversione; tabelle di verità; teoremi di De Morgan; funzioni logiche; analisi di funzioni logiche; sintesi di funzioni logiche; mappe di Karnaugh.
- Porte logiche e circuiti combinatori: porte AND, OR, NOT; realizzazione di funzioni logiche con circuiti logici; porte derivate: NAND, NOR, XOR, XNOR; circuiti logici notevoli: multiplexer, encoder a priorità, decoder; sommatore binario; sommatore/sottrattore binario; ALU.
- Circuiti sequenziali: ritardo di propagazione; feedback; flip-flop Set-Reset; flip-flop Set-Reset Gated; flip-flop D-Type; flip-flop D-Type Master-Slave; triggering sui fronti del clock; flip-flop T-Type; registri; contatori binari; registri a scorrimento.
- Assembly ARM:, architettura e registri, istruzioni di assegnazione; istruzioni logico/aritmetiche; bit masking; bit shifting; istruzioni di confronto; salti incondizionati e condizionati; operazioni di load/store; varianti delle istruzioni LDR/STR.
- Architettura della CPU: Schema a blocchi di una CPU; Processori RISC e CISC; Fasi di fetch ed execute; esecuzione a stadi; data path; modello a 5 stadi dei processori RISC; modello a microprogramma dei processori CISC.
- **Datapath e Pipelining:** esecuzione ottimizzata dei processori RISC; Hazard; Data-dependency; Memory hazard; branch prediction.
- **Memoria:** struttura di un componente di memoria; memorie statiche e dinamiche; memorie RAM, ROM, PROM, EPROM, EEPROM, Flash; unità di misura dello spazio di memoria; cache-memory; memorie di massa; gerarchia delle memorie.