




# GUIDA ALL'USO DEL SOFTWARE ARCHIQUIZ

## FUNZIONI PRINCIPALI DEL SOFTWARE:

Una volta scaricata ed estratta la cartella vi troverete davanti una pagina html soprannominata "archiquiz"

 doc	31/07/2019 08:23	Cartella di file	
 resource	31/07/2019 08:46	Cartella di file	
 archiquiz	31/07/2019 08:55	Chrome HTML Do...	1 KB

Fate doppio click e vi ritroverete nella pagina iniziale

# ArchiQUIZ

*Ideato e progettato da  
Gianluca Di Mauro, Gabriele Fichera e Mario Lo Giudice*

Inizia Subito

Selezionate "inizia Subito", ritrovandovi così sulla pagina dell'indice dei capitoli.

<b>01</b>	<p style="text-align: center;"><b><u>INTRODUZIONE AL CALCOLATORE</u></b></p> <p style="text-align: center;"><u>FAMIGLIE DI CALCOLATORI, COMPONENTI FUNZIONALI, CONCETTI OPERATIVI DI BASE, RAPPRESENTAZIONE DEI NUMERI E OPERAZIONI ARITMETICHE, RAPPRESENTAZIONE DEI CARATTERI, CONSIDERAZIONI DI EFFICIENZA, BREVE STORIA DEL CALCOLATORE</u></p>
<b>02</b>	<p style="text-align: center;"><b>ISTRUZIONI MACCHINA</b></p> <p style="text-align: center;">MEMORIA DEL CALCOLATORE, OPERAZIONI DI MEMORIA, ISTRUZIONI MACCHINA DI BASE, MODI DI INDIRIZZAMENTO, LINGUAGGIO ASSEMBLATIVO, GESTIONE DI PILA, GESTIONE DI SOTTOPROGRAMMA, ALTRE ISTRUZIONI MACCHINA, TRATTAMENTO DI VALORI IMMEDIATI A 32 BIT, INSIEMI DI ISTRUZIONI CISC, STILI RISC E CISC, CODIFICA NUMERICA DI ISTRUZIONE</p>
<b>03</b>	<p style="text-align: center;"><b>OPERAZIONI DI INGRESSO E USCITA</b></p> <p style="text-align: center;">ACCESSO A DISPOSITIVO DI I/O, TECNICA DI INTERRUZIONE</p>
<b>04</b>	<p style="text-align: center;"><b>SOFTWARE</b></p> <p style="text-align: center;">PROCESSO ASSEMBLATIVO, CARICARE ED ESEGUIRE PROGRAMMI OGGETTO, IL COLLEGATORE, LIBRERIE, IL COMPILATORE, IL DEBUGGER, USO DI UN LINGUAGGIO DI ALTO LIVELLO PER OPERAZIONI DI I/O, INTERAZIONI TRA LINGUAGGIO ASSEMBLATIVO E LINGUAGGIO C, SISTEMA OPERATIVO</p>
<b>05</b>	<p style="text-align: center;"><b><u>STRUTTURA DI BASE DEL PROCESSORE</u></b></p> <p style="text-align: center;"><u>ESECUZIONE DI ISTRUZIONI, COMPONENTI HARDWARE, PRELIEVO DI ISTRUZIONI E PASSI DI ESECUZIONE, SEGNALI DI CONTROLLO, CONTROLLO DI TIPO CABLATO, PROCESSORI IN STILE CISC</u></p>
<b>06</b>	<p style="text-align: center;"><b>INTRODUZIONE AL PIPELINING</b></p> <p style="text-align: center;">ORGANIZZAZIONE IN PIPELINE, PROBLEMATICHE DEL PIPELINING, DIPENDENZE DI DATO, RITARDI DELLA MEMORIA, RITARDI NEI SALTI, LIMITI DI RISORSE, VALUTAZIONE DELLA PRESTAZIONE, FUNZIONAMENTO SUPERSCALARE, PIPELINE NEI PROCESSORI CISC</p>
<b>07</b>	<p style="text-align: center;"><b>SISTEMA DI INGRESSO E USCITA</b></p> <p style="text-align: center;">STRUTTURA BUS, FUNZIONAMENTO DEL BUS, ARBITRAGGIO, INTERFACCE DI I/O, STANDARD DI INTERCONNESSIONE</p>
<b>08</b>	<p style="text-align: center;"><b>SISTEMA DI MEMORIA</b></p> <p style="text-align: center;">MEMORIA RAM A SEMICONDUTTORI, MEMORIA A SOLA LETTURA, TECNICA DI DMA, GERARCHIA DI MEMORIA, MEMORIA CACHE, CONSIDERAZIONI DI PRESTAZIONE, MEMORIA VIRTUALE, GESTIONE DELLA MEMORIA, MEMORIA DI MASSA</p>
<b>09</b>	<p style="text-align: center;"><b><u>ARITMETICA</u></b></p> <p style="text-align: center;"><u>ADDIZIONATORE E SOTTRATTORE, PROGETTAZIONE DI ADDIZIONATORI VELOCI, MOLTIPLICAZIONE DI NUMERI SENZA SEGNO, MOLTIPLICAZIONE DI NUMERI CON SEGNO, MOLTIPLICAZIONE VELOCE, DIVISIONE DI INTERI, NUMERI E OPERAZIONI IN VIRGOLA MOBILE, CONVERSIONE DA DECIMALE A BINARIO,</u></p>
<b>11</b>	<p style="text-align: center;"><b>ELABORAZIONE PARALLELA E PRESTAZIONI</b></p> <p style="text-align: center;">MULTITHREADING HARDWARE, ELABORAZIONE VETTORIALE(SIMD), MULTIPROCESSORI A MEMORIA CONDIVISA, COERENZA DI CACHE, MULTICALCOLATORI A SCAMBIO DI MESSAGGI, PROGRAMMAZIONE PARALLELA PER MULTIPROCESSORI, MODELLAZIONE DELLA PRESTAZIONE</p>
<b>A</b>	<p style="text-align: center;"><b>ELEMENTI DI LOGICA DELLA COMMUTAZIONE</b></p> <p style="text-align: center;">FUNZIONI LOGICHE FONDAMENTALI, SINTESI DI FUNZIONI LOGICHE, SINTESI IN FORMA MINIMA, SINTESI CON PORTE UNIVERSALI, TECNOLOGIA MICROELETTRONICA, BISTABILI E FLIP-FLOP, REGISTRO SERIALE-PARALLELO, CONTATORE BINARIO, DECODIFICATORE, MULTIPLOTORE, COMPONENTI PROGRAMMABILI</p>
<b>MAYA</b>	<p style="text-align: center;"><b>ARITMETICA MAYA</b></p> <p style="text-align: center;">ATTUALITÀ E PRATICITÀ DELL'ARITMETICA MAYA, SIMBOLI DELL'ABACO MAYA, OPERAZIONI DI BASE SU ABACO MAYA</p>

Una volta qui basterà selezionare il capitolo, quale si vogliono svolgere i quesiti.

Ogni quesito presenta 4 opzioni di risposta, una volta selezionata la risposta vi verrà detto, se la risposta è corretta o meno e una breve spiegazione teorica su quanto appena richiesto.

1

**Il bit dello stato di ingresso in un circuito di interfaccia è posto a zero quando il registro dei dati di ingresso viene letto. Perché questo è importante?**

- Potrebbero verificarsi errori in grado di danneggiare la RAM.
- Non porlo a 0 durante la lettura espone il processore al rischio di rileggere la stessa informazione più volte.
- Non è importante in quanto non influisce sul registro dati
- Non porlo a 0 durante la lettura espone il processore al rischio di saltare la lettura di alcune informazioni.

Sbagliato, il bit stato di ingresso viene posto a zero per indicare che la lettura del dato è terminata ed il processore è pronto per leggere il prossimo dato. Se il bit di stato non venisse azzerato il processore continuerebbe a leggere lo stesso dato, in un ciclo infinito.

Avanti

Una volta terminate le domande del corrente capitolo sarà possibile tornare all'indice e selezionare un nuovo capitolo su cui esercitarsi.

Indice