

Processori ad alte prestazioni, tecniche predittive, processori superscalari

Lezione 10 di Architettura degli elaboratori

Docenti: A-L: Giuseppe Scollo, M-Z: Christian Napoli

Università di Catania
Dipartimento di Matematica e Informatica
Corso di Laurea in Informatica, I livello, AA 2018-19

Indice

1. Processori ad alte prestazioni, tecniche predittive, processori superscalari
2. argomenti della lezione
3. riferimenti

in questa lezione si trattano:

- ritardi nei salti
- tecniche predittive di riduzione delle penalità di salto
 - *predizione statica*
 - *predizione dinamica*
- conflitti per limiti di risorse
- valutazione delle prestazioni
 - effetti quantitativi di stalli, penalità di salto, cache miss*
- numero di stadi della pipeline
- funzionamento superscalare
 - *organizzazione hardware*
 - *conflitti e tecniche di miglioramento delle prestazioni*
- pipeline in processori CISC

riferimenti

capitolo 6 del testo di riferimento, paragrafi 6.6-6.10

ad accesso riservato:

- *presentazione: cap. 6, pp. 11-36*
- *esercizi*

altre fonti per consultazione:

D.A. Patterson, J.L. Hennessy
Struttura e progetto dei calcolatori, Quarta edizione
Zanichelli, Bologna 2015

J.P. Shen, M.H. Lipasti
Modern Processor Design: Fundamentals of Superscalar Processors (GooglePlay)
Waveland Press, 2013