

Tecniche predittive, processori superscalari, pipelining CISC

Lezione 17 di Architettura degli elaboratori

Docente: Giuseppe Scollo

Università di Catania
Dipartimento di Matematica e Informatica
Corso di Laurea in Informatica, I livello, AA 2012-13

1 di 4

Indice

1. Tecniche predittive, processori superscalari, pipelining CISC
2. argomenti della lezione
3. riferimenti

2 di 4

in questa lezione si trattano:

- tecniche predittive di riduzione delle penalità di salto
 - *predizione statica*
 - *predizione dinamica*
- conflitti per limiti di risorse
- valutazione delle prestazioni
 - effetti quantitativi di stalli, penalità di salto, cache miss*
- numero di stadi della pipeline
- funzionamento superscalare
 - *organizzazione hardware*
 - *conflitti e tecniche di miglioramento delle prestazioni*
- pipeline in processori CISC

riferimenti

capitolo 6 del testo di riferimento, paragrafi 6.6.4-6.10

ad accesso riservato:

- *presentazione: cap. 6, pp. 15-36*
- *esercizi*

altre fonti per consultazione:

D.A. Patterson, J.L. Hennessy
Struttura e progetto dei calcolatori, Terza edizione
Zanichelli, Bologna 2010

Modern Processor Design: Fundamentals of Superscalar Processors
McGraw-Hill, 2005