

Realizzazione di porte logiche, reti sequenziali, flip-flop

Lezione 07 di Architettura degli elaboratori

Docente: Giuseppe Scollo

Università di Catania
Dipartimento di Matematica e Informatica
Corso di Laurea in Informatica, I livello, AA 2011-12

Indice

1. Realizzazione di porte logiche, reti sequenziali, flip-flop
2. argomenti della lezione
3. riferimenti

in questa lezione si trattano:

- tecnologia microelettronica, transistori MOS
- realizzazione di porte logiche in tecnologia CMOS
- realizzazione di circuiti logici in tecnologia CMOS:
 - *vincoli di fan-in e fan-out*
 - *porta tri-state*
 - *circuiti integrati*
- semplici reti sequenziali: bistabili, flip-flop

riferimenti

appendice del testo di riferimento, paragrafi 2.5-6

ad accesso riservato:

- presentazione: app., pp. 28-49
- esercizi

altre fonti per consultazione:

v. riferimenti della lezione 06, inoltre:

C. Bolchini, C. Brandolese, F. Salice, D. Sciuto, *Reti logiche*, 2/e, Apogeo (2008)